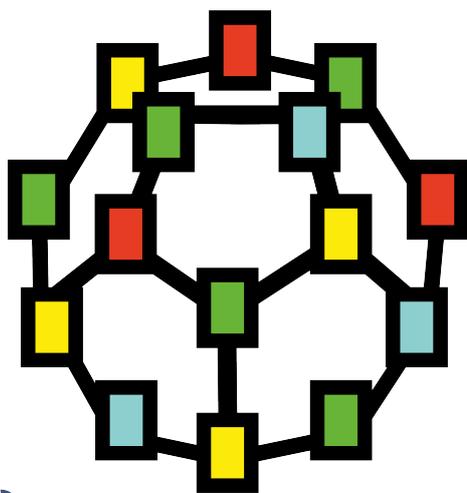




# Библиотека paControls



Руководство пользователя

05.2024  
версия 1.1

---

# Содержание

Используемые термины и сокращения .....	3
Введение .....	4
<b>1 Библиотека raControls.....</b>	<b>5</b>
1.1 Регуляторы .....	6
1.1.1 Выдача данных с задержкой (DelayV).....	6
1.1.2 Накапливающий сумматор со сбросом и инициализацией (fSum).....	7
1.1.3 Интегратор (flntT) .....	7
1.1.4 Аperiodическое звено (fExpT).....	8
1.1.5 Задатчик (SetPoint).....	8
1.1.6 Линейный регулятор (Lcontr) .....	9
1.1.7 Программное изменение уставки с заданным темпом (SetValue).....	10
1.1.8 Упрощенный ПД-регулятор (ImpUst).....	10
1.1.9 Управление задвижкой (ZD).....	11
1.1.10 Блок приоритетов управления (Prior) .....	13
1.1.11 Блок управления агрегатом (BUA).....	14
1.1.12 Импульсный ПИД (ImpPid) .....	15
1.1.13 Управление реле (SetSW).....	16
1.1.14 Многорежимный генератор импульсов (AdvPulse) .....	16
1.1.15 Интегрирующий задатчик (TrackSum) .....	17
1.1.16 Идеальное/реальное дифференцирующее звено (Deriv_new).....	18
1.1.17 Ограничитель ресурсов управления сервоприводом (LimUpr) .....	18
1.1.18 Выбор режима (Mode) .....	19
1.1.19 Интегральный формирователь (lforP).....	19
1.1.20 ПД-формирователь (fPDT).....	20
1.1.21 Импульсный регулятор (DCtrl) .....	21
1.1.22 ПИ-регулятор (PIC).....	22
1.1.23 ПИД-регулятор (PID).....	23
1.1.24 Импульсный ПИ-регулятор (IPIC).....	24
1.1.25 Импульсный ПД-регулятор с балансировкой (IPDC) .....	25
1.1.26 Интегрирующий задатчик (TrackRamp) .....	27
1.1.27 Идеальное/реальное дифференцирующее звено с балансировкой (rDIF) .....	28
1.1.28 Многорежимный генератор импульсов с балансировкой (AdvPulseB) .....	28
1.2 Обработка сигналов .....	29
1.2.1 Фильтр Баттерворта 3-го порядка (fBatt).....	29
1.2.2 Преобразование int-аналоговый вход во float с масштабированием (Sensor).....	30
1.2.3 Преобразование 4...20 мА в реальные единицы измерения (asensor).....	31
1.2.4 Аperiodический фильтр 2-го порядка (fFlt2T).....	32
1.2.5 Блок компенсации запаздывания сигнала (LEADLAG).....	32

---

## **Используемые термины и сокращения**

**ПД-регулятор** – пропорциональный регулятор с дифференциальной составляющей.

**ПИ-регулятор** – пропорционально-интегральный регулятор.

**ПИД-регулятор** – пропорционально-интегральный регулятор с дифференциальной составляющей.

**ШИМ** – широтно-импульсная модуляция.

---

## Введение

Настоящее руководство описывает блоки библиотеки **paControls**, реализующей алгоритмы управления реального времени. Предполагается, что читатель обладает базовыми навыками работы с Полигон, поэтому общие вопросы (например, создание и загрузка проектов) в данном документе не рассматриваются – они подробно описаны в документах [Руководство по программированию](#), [Библиотека paCore](#) и [Быстрый старт](#).

Документ соответствует версии среды Полигон 2 – **1921**, версии библиотеки **paControls** – **942** и выше.

# 1 Библиотека paControls

**paControls** – библиотека, обеспечивающая обработку сигналов датчиков и реализующая управление технологическими процессами.

Для добавления библиотеки **paControls** в проект следует:

1. Перейти в меню **Окна/Проекты**. В появившемся окне отобразится текущий проект и добавленные библиотеки.

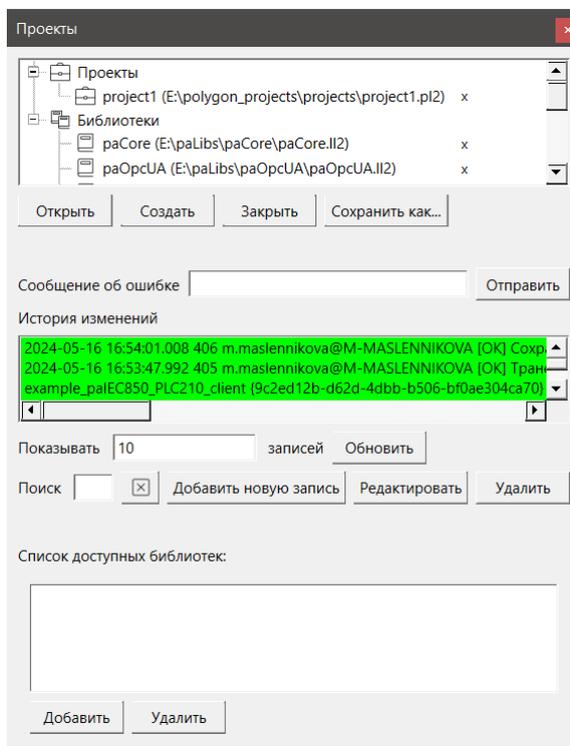


Рисунок 1.1 – Добавление библиотеки paControls в проект

2. Нажать кнопку **Открыть** и перейти в папку с файлами библиотеки, которую необходимо добавить. Затем в выпадающем списке выбрать тип файла **Библиотека Полигон 2 (\*.II2)**.

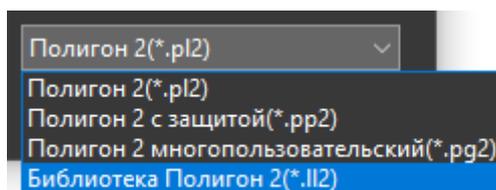


Рисунок 1.2 – Добавление библиотеки paControls в проект

3. В окне появится файл библиотеки с расширением **.II2**. Следует выбрать его и нажать открыть.

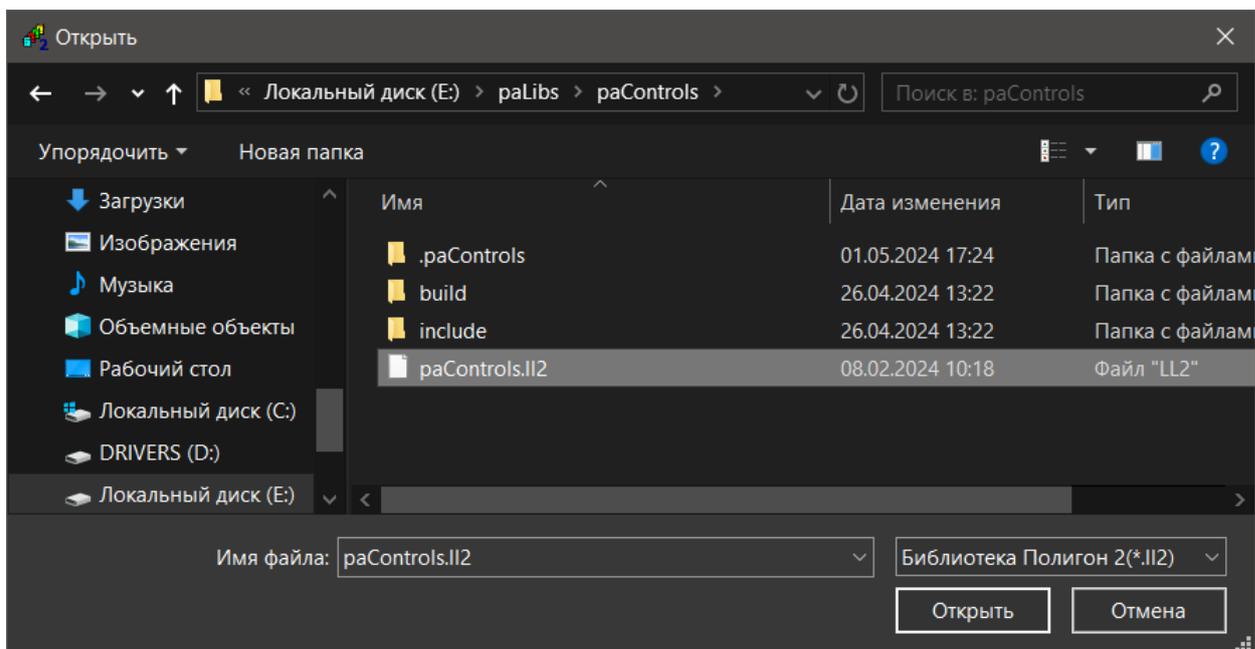


Рисунок 1.3 – Добавление библиотеки paControls в проект

Добавленная библиотека отобразится в окне *Проекты*.

## 1.1 Регуляторы

### 1.1.1 Выдача данных с задержкой (DelayV)

Блок *DelayV* повторяет на выходе **out** значение входа **in** через заданный интервал времени. Раздел библиотеки: *Регуляторы*.

Данный блок можно разместить только в *Таймере*.

Таблица 1.1 – Назначение входов и выходов DelayV

Элемент	Описание
<b>Входы</b>	
dsk	Значение дискретизации времени, должно быть кратно таймерному циклу
dl	Время задержки в мс, должно быть кратно <b>dsk</b>
mdl	Время запоминания входного значения в мс, должно быть больше, чем <b>dl</b>
in	Входное значение
<b>Выходы</b>	
out	Выходное значение, инициализируется <b>0</b>

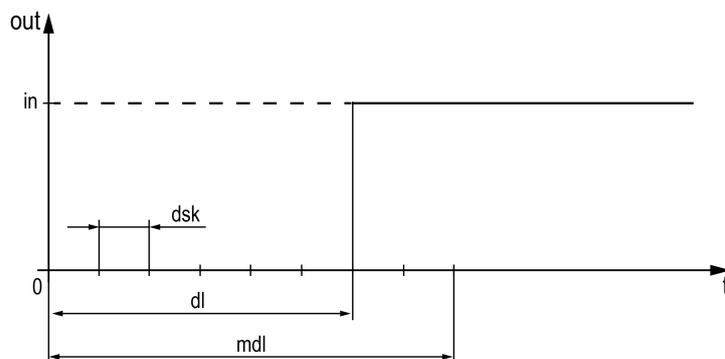


Рисунок 1.4 – Алгоритм DelayV

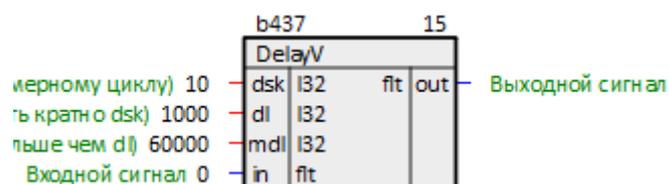


Рисунок 1.5 – Выдача данных с задержкой (DelayV)

### 1.1.2 Накапливающий сумматор со сбросом и инициализацией (fSum)

Блок *fSum* является накапливающим сумматором. Раздел библиотеки: *Регуляторы*.

Таблица 1.2 – Назначение входов и выходов fSum

Элемент	Описание
<b>Входы</b>	
inp	Приращение выхода на текущем таймерном интервале
upr	Текущая величина инициализации сумматора
bal	Разрешение режима инициализации
<b>Выходы</b>	
out	Текущее значение сумматора, инициализируется <i>upr</i>

Алгоритм:

```
bal = 0: out_i = out_(i-1) + inp_i;
bal = 1: out_i = upr
```

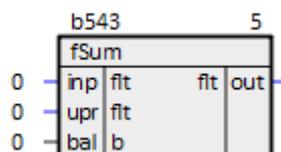


Рисунок 1.6 – Накапливающий сумматор со сбросом и инициализацией (fSum)

### 1.1.3 Интегратор (flntT)

Блок *flntT* является интегратором с постоянной времени *Ti*. Раздел библиотеки: *Регуляторы*.

Таблица 1.3 – Назначение входов и выходов flntT

Элемент	Описание
<b>Входы</b>	
inp	Вход интегратора
Ti	Постоянная времени интегратора в секундах
upr	Текущая величина инициализации интегратора
bal	Разрешение режима инициализации
<b>Выходы</b>	
out	Текущее значение интегратора, инициализируется <i>upr</i>

Алгоритм:

```
bal = 0: out_i = out_(i-1) + inp_i * t/Ti;
bal = 1: out_i = upr
```

Передаточная функция *inp* → *out*:

$$G(s) = 1/(Ti \cdot s)$$

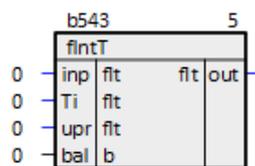


Рисунок 1.7 – Интегратор (flntT)

### 1.1.4 Аperiodическое звено (fExpT)

Блок *fExpT* является аperiodическим звеном первого порядка с постоянной времени *Tf*. Раздел библиотеки: *Регуляторы*.

Таблица 1.4 – Назначение входов и выходов fExpT

Элемент	Описание
<b>Входы</b>	
inp	Вход аperiodического звена
Tf	Постоянная времени аperiodического звена в секундах
bal	Разрешение режима балансировки
<b>Выходы</b>	
out	Значение выхода аperiodического звена, инициализируется <b>inp</b>
dif	Значение дифференциальной составляющей, инициализируется <b>0</b>

Алгоритм:

```
bal = 0: out_i = out_(i-1) + (inp_i - out_(i-1)) * (1 - exp(-t/Tf)),
dif_i = inp_i - out_(i - 1);
bal = 1: out_i = inp_i;
dif_i = 0
```

Передаточные функции:

```
inp → out: G(s) = 1 / (Tf * s + 1);
inp → dif: G(s) = Tf * s / (Tf * s + 1)
```

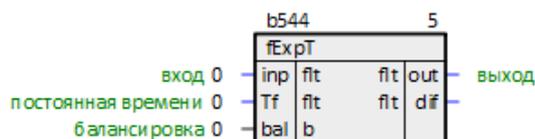


Рисунок 1.8 – Аperiodическое звено (fExpT)

### 1.1.5 Задатчик (SetPoint)

Блок *SetPoint* является задатчиком управляющего сигнала, формируемым с учетом ограничений на величину и скорость изменения последнего. Раздел библиотеки: *Регуляторы*.

Таблица 1.5 – Назначение входов и выходов SetPoint

Элемент	Описание
<b>Входы</b>	
inp	Текущее приращение задания
inc	Команда на увеличение задания
dec	Команда на уменьшение задания
Tx	Время перекладки задания по командам <b>inc</b> и <b>dec</b>
max	Верхнее ограничение задания
min	Нижнее ограничение задания
upr	Текущая величина балансировки задатчика
bal	Разрешение балансировки
res	Команда сброса задатчика

## Продолжение таблицы 1.5

Элемент	Описание
<b>Выходы</b>	
out	Текущее задание, инициализируется <b>0</b>
uf	Признак достижения задатчиком верхнего ограничения, инициализируется <b>0</b>
lf	Признак достижения задатчиком нижнего ограничения, инициализируется <b>0</b>

## Алгоритм:

```

res = 0;
bal = 0; если dec = 1 → out+ = (min - max) · t0/Tx,
иначе если inc_i = 1 → out+ = (max - min) · t0/Tx,
иначе out+ = inp_i,
если out > max → out = max, uf = 1,
если out < min → out = min, lf = 1;
bal = 1: out = upr,
uf = lf = 0;
res = 1: out = 0,
uf = lf = 0

```

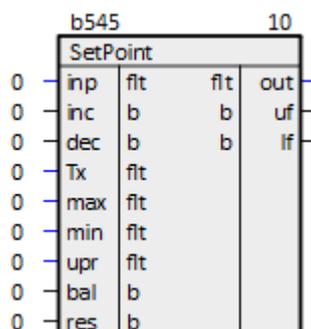


Рисунок 1.9 – Задатчик (SetPoint)

## 1.1.6 Линейный регулятор (Lcontr)

Блок **Lcontr** является линейным регулятором. Раздел библиотеки: **Регуляторы**.

Таблица 1.6 – Назначение входов и выходов Lcontr

Элемент	Описание
<b>Входы</b>	
U	Вход
Us	Уставка
eps	Гистерезис
incr	Ручное увеличение
decr	Ручное уменьшение
man	Ручной режим
<b>Выходы</b>	
incr	Увеличить, инициализируется <b>0</b>
decr	Уменьшить, инициализируется <b>0</b>

В зависимости от состояния входа **man** блок может функционировать в одном из двух режимов.

Если **man = 0**, то блок работает в режиме автоматического регулирования. Регулируемый параметр **U** сравнивается с уставкой **Us**: если рассогласование превышает величину **eps** (гистерезис), то выдается единица на один из выходов **decr** или **incr**, в зависимости от знака величины рассогласования.

Если **man = 1**, то блок работает в режиме ручного регулирования. В этом режиме регулируемая величина и ее уставка игнорируются, а состояние выходов напрямую задается состоянием входов **decr** и **incr**, соответственно.

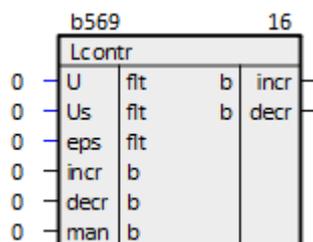


Рисунок 1.10 – Линейный регулятор (Lcontr)

### 1.1.7 Программное изменение уставки с заданным темпом (SetValue)

Блок **SetValue** производит постепенное изменение выходного значения **out** от **val** до **aim** с заданным темпом **temp**, контролируя статическое **mse** и динамическое **mde** отклонение сигнала **out** от значения **aim**. Раздел библиотеки: **Регуляторы**.

Таблица 1.7 – Назначение входов и выходов SetValue

Элемент	Описание
<b>Входы</b>	
val	Начальное значение
temp	Приращение
aim	Конечное значение
mde	Максимальная динамическая ошибка
mse	Максимальная статическая ошибка
enbl	Разрешение на работу
<b>Выходы</b>	
out	Выход, инициализируется <b>val</b>
err	Флаг наличия динамической ошибки, инициализируется <b>0</b>
fin	Конец, инициализируется <b>0</b>

Алгоритм:

enbl = 1:

если  $|out - aim| > mse \rightarrow out = out + temp / (\text{таймерный интервал}), fin = 0,$

если  $|out - aim| > mde \rightarrow err = 1,$

иначе  $out = aim, err = 0, fin = 1,$

иначе  $out = val, err = 0, fin = 0$

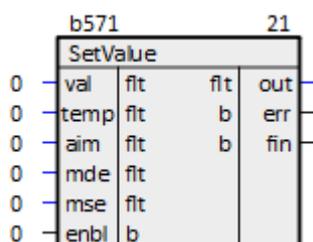


Рисунок 1.11 – Программное изменение уставки с заданным темпом (SetValue)

### 1.1.8 Упрощенный ПД-регулятор (ImpUst)

Блок **ImpUst** выдает управляющие сигналы открытия **opn** и закрытия **cls** на двигатель (задвижку) с текущим положением **P** так, чтобы значение на входе приблизилось к значению уставки. Раздел библиотеки: **Регуляторы**.

Таблица 1.8 – Назначение входов и выходов ImpUst

Элемент	Описание
<b>Входы</b>	
in	Текущее значение регулируемого параметра
ust	Значение уставки

Продолжение таблицы 1.8

Элемент	Описание
dTm	Время таймерного интервала
T1	Время дискретизации управления (с таким интервалом будет производится выдача нового управления на выходы)
Kp	Коэффициент пропорциональности
Ti	Коэффициент изменения
Tv	Не используется
P	Текущее значение положения задвижки
dP	Гистерезис выставления положения
<b>Выходы</b>	
opn	Команда открыть, инициализируется 0
cls	Команда закрыть, инициализируется 0
Pust	Рассчитанная уставка положения, инициализируется 0

Алгоритм:

$$Q = (in - ust) / dTm,$$

$$dC = -(Kp \cdot Q + Ti \cdot (Q - Q_{предыдущее})) \cdot 100,$$

$$Pust = P + dC$$

В зависимости от значений **Pust**, **P** и **dP** выдается управление на выходы аналогично блоку [Линейный регулятор](#).

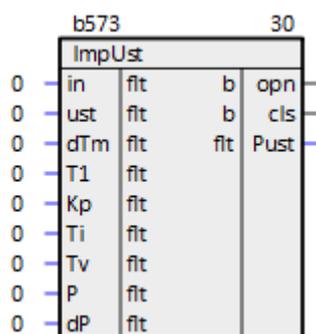


Рисунок 1.12 – Упрощенный ПД-регулятор (ImpUst)

### 1.1.9 Управление задвижкой (ZD)

Блок **ZD** осуществляет импульсное управление задвижкой с помощью команд открыть **o\_o**, закрыть **o\_c** и стоп **o\_s**. Длина выходного импульса для всех команд задается входом **t\_i** в мс. Раздел библиотеки: **Регуляторы**.

Таблица 1.9 – Назначение входов и выходов ZD

Элемент	Описание
<b>Входы</b>	
enbl	Разрешение на работу
c_o	Команда открыть
c_c	Команда закрыть
c_s	Команда стоп
a_o	Сигнал задвижка открыта
a_c	Сигнал задвижка закрыта
M	Местное управление
D	Автоматическое управление
alm	Неисправность
rdy	Готовность

Продолжение таблицы 1.9

Элемент	Описание
rst	Сброс
t_o	Время переключки
t_i	Длина импульса, мс
t_ch	Пауза открытия/закрытия
typ	Не используется
Выходы	
o_o	Открыть
o_c	Закреть
o_s	Стоп
s_o	Задвижка открыта
s_c	Задвижка закрыта
s_p_o	Открывается
s_p_c	Закрывается
f_to	Таймаут
f_fo	Самоход на открытие
f_fc	Самоход на закрытие
f_f	Авария
f_DM	Ошибка местное-автоматическое управление
f_ard	Ошибка авария-готовность
f_ao	Ошибка концевых выключателей
f_c	Ошибка команд

Входные команды **c\_o**, **c\_c**, **c\_s** передаются на выход, если задвижка готова к работе в автоматическом режиме: **enbl = 1**, **D = 1**, **rdy = 1**, **alm = 0**, и отсутствуют (т.е. равны **0**) ошибки **f\_DM**, **f\_ard**, **f\_ao**, **f\_c**.

Команда на открытие выдается при **c\_o = 1** и отсутствии концевого выключателя открытия **a\_o = 0**. Затем при появлении концевого выключателя открытия **a\_o = 1**, выдается команда стоп **o\_s**. Аналогично обрабатывается команда закрыть.

Если во время открытия приходит команда на закрытие, то выдается команда стоп **o\_s** и закрытие начинается через время **t\_ch** в мс, аналогично при закрытии.

Если при открытии или закрытии соответствующий концевой выключатель не достигнут в течение времени **t\_o**, то выдается ошибка таймаута **f\_to = 1** и команда стоп **o\_s**.

Обработка ошибок:

- **f\_DM = 1**, если **M = D**;
- **f\_ard = 1**, если **alm = rdy**;
- **f\_ao = 1**, если **a\_o = a\_c = 1**;
- **f\_c = 1**, если одновременно присутствуют две **1** на входах **c\_o**, **c\_c**, **c\_s**.

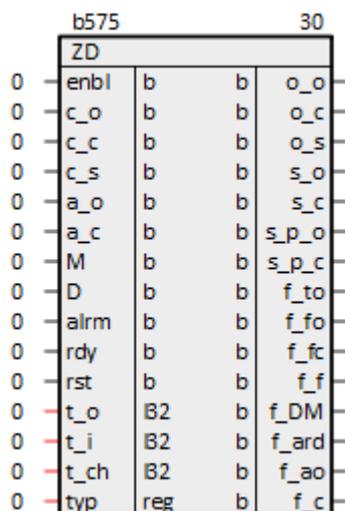


Рисунок 1.13 – Управление задвижкой (ZD)

### 1.1.10 Блок приоритетов управления (Prior)

Блок **Prior** принимает управляющие команды от нескольких задач и выдает на выход команды приоритетной из активных задач (задача **0** имеет самый высокий приоритет). Раздел библиотеки: **Регуляторы**.

Таблица 1.10 – Назначение входов и выходов Prior

Элемент	Описание
<b>Входы</b>	
b_o	Блокировка открытия (циклический)
b_c	Блокировка закрытия (циклический)
act	Задача активна (циклический)
c_o	Команда открыть (циклический)
c_c	Команда закрыть (циклический)
c_s	Команда стоп (циклический)
<b>Выходы</b>	
c_o	Команда открыть
c_c	Команда закрыть
c_s	Команда стоп
b_o	Блокировка открытия (циклический)
b_c	Блокировка закрытия (циклический)

Задача **i** является активной, если вход **act<sub>i</sub> = 1**.

Команда открыть **c<sub>oi</sub>** и команда закрыть **c<sub>ci</sub>** передаются на выходы **c<sub>o</sub>** и **c<sub>c</sub>**, если отсутствуют (т. е. равны **0**) соответствующие блокировки **b<sub>oi</sub>** и **b<sub>ci</sub>**, команда стоп **c<sub>si</sub>** передается на выход **c<sub>s</sub>**, где **i** – номер приоритетной активной задачи.

Значения блокировок всегда транслируются на выходы соответствующей задачи **b<sub>oi</sub>** и **b<sub>ci</sub>** без изменений.

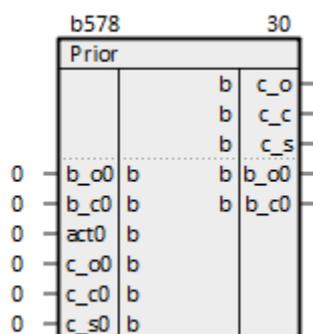


Рисунок 1.14 – Блок приоритетов управления (Prior)

### 1.1.11 Блок управления агрегатом (BUA)

Блок **BUA** объединяет обработку блокировок, ошибок и ответных сигналов при управлении агрегатом конвейера. Раздел библиотеки: **Регуляторы**.

Таблица 1.11 – Назначение входов и выходов BUA

Элемент	Описание
<b>Входы</b>	
pusk	Пуск
stop	Стоп
blk	Блокировка
rst	Сброс ошибок
SA	Разрешение
RD	Готовность
K	Включен
BD	Блокировка
S	Авария ленты
Tblk	Нижнее ограничение регулируемой величины
TR	Таймаут включен
TS	Таймаут ленты
Mdl	Симуляция
itr	Инициализация наработки
rtr	Сброс наработки
<b>Выходы</b>	
Psk	Включить
K	Включен
Err	Ошибка
Sts	Статус
Blk	Блокировка
ready	Готовность
otr	Наработка

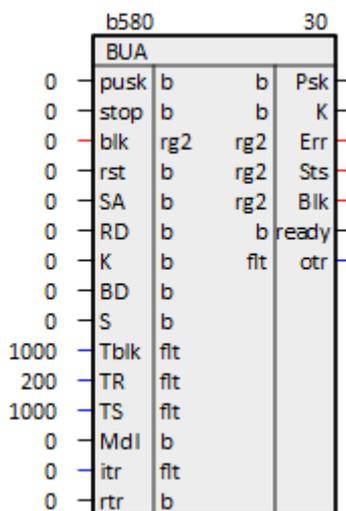


Рисунок 1.15 – Блок управления агрегатом (BUA)

### 1.1.12 Импульсный ПИД (ImpPid)

Блок *ImpPid* представляет собой ПИД-регулятор с коэффициентами **Kp**, **Ki**, **Kd** и постоянной времени интегрирования **Ti**. Раздел библиотеки: *Регуляторы*.

Таблица 1.12 – Назначение входов и выходов ImpPid

Элемент	Описание
<b>Входы</b>	
in	Текущее значение
ust	Уставка
T1	Время дискретизации
Kp	Пропорциональная составляющая
Ki	Интегральная составляющая
Kd	Дифференциальная составляющая
Ti	Время интегрирования
P	Положение
dP	Гистерезис положения
en	Разрешение работы
<b>Выходы</b>	
opn	Открыть
cls	Закрыть
Pust	Уставка положения

Регулятор стремится приблизить значение измеряемого параметра **in** к значению уставки **ust** за счет открытия **opn** и закрытия **cls** управляющего органа, текущее положение которого подается на вход **P**.

При разности в значениях **in** и **ust** менее 5 % от уставки на выход **Pust** подается значение гистерезиса положения. В противном случае к значению **Pust** добавляются рассчитанные пропорциональная, интегральная и дифференциальная составляющие.

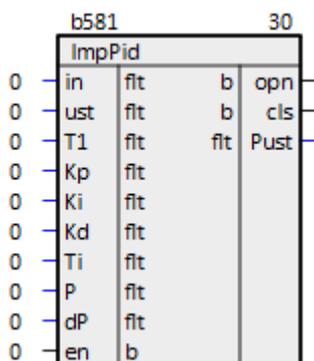


Рисунок 1.16 – Импульсный ПИД (ImpPid)

### 1.1.13 Управление реле (SetSW)

Блок **SetSW** осуществляет потенциальное и импульсное управление реле с обратной связью. Раздел библиотеки: **Регуляторы**.

Таблица 1.13 – Назначение входов и выходов SetSW

Элемент	Описание
<b>Входы</b>	
inp	Управление
ret	Обратная связь
cnt	Таймер ошибки
enb	Разрешение
<b>Выходы</b>	
out	Потенциальное управление
on	Включить (импульсное)
off	Выключить (импульсное)
err	Ошибка

Выход потенциального управления **out** выставляется в **1**, если управление **inp** и разрешение **enb** равны **1**.

На выходах импульсного управления **on** и **off** выдаются импульсы длиной в один таймерный интервал (если блок находится в **Таймере**) соответственно при включении и выключении выхода **out**.

Ошибка **err** выдается если обратный сигнал **ret** не появился в течение таймаута **cnt** (задается в миллисекундах). Для правильной работы таймера ошибки данный блок следует размещать в **Таймере**, а значения **cnt** задавать кратными времени таймерного цикла.

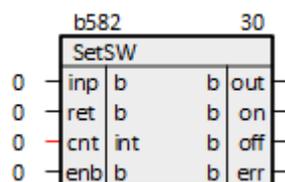


Рисунок 1.17 – Управление реле (SetSW)

### 1.1.14 Многорежимный генератор импульсов (AdvPulse)

Блок **AdvPulse** представляет собой таймер с несколькими режимами работы. Раздел библиотеки: **Регуляторы**.

Таблица 1.14 – Назначение входов и выходов AdvPulse

Элемент	Описание
<b>Входы</b>	
X	Входной сигнал
T	Временная задержка в секундах

## Продолжение таблицы 1.14

Элемент	Описание
mod	Номер режима работы
<b>Выходы</b>	
q	Выходной сигнал, инициализируется 0

Если **Mod = 0** по фронту **x** выставляется **q = 1** на период **T**. При пропадании **T**, выход сбрасывается в **0**.

Если **Mod = 1** (или любое другое значение кроме **0** и **2**) по фронту **x** выставляется **q = 1** на период **T**. Спад **x** не влияет на состояние выхода. Повторное появление фронта **x** во время **q = 1** не влияет на отсчет времени задержки.

Если **Mod = 2** по фронту **x** выставляется **q = 1** на период **T**. Спад **x** не влияет на состояние выхода. Повторное появление фронта **x** во время **q = 1** перезапускает отсчет времени задержки.

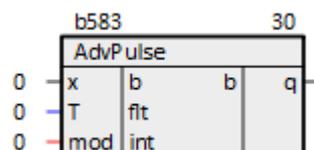


Рисунок 1.18 – Многорежимный генератор импульсов (AdvPulse)

## 1.1.15 Интегрирующий задатчик (TrackSum)

Блок **TrackSum** представляет собой интегрирующий задатчик. Раздел библиотеки: **Регуляторы**.

Для адекватной работы данного блока, необходимо размещать его только в **Таймере**.

Таблица 1.15 – Назначение входов и выходов TrackSum

Элемент	Описание
<b>Входы</b>	
x	Заданное значение
LU	Верхний предел интегрирования
LL	Нижний предел интегрирования
SV	Балансировочное значение выхода
TU	Время интегрирования от <b>LL</b> до <b>LU</b> в секундах
TD	Время интегрирования от <b>LU</b> до <b>LL</b> в секундах
CU	Бит включения интегрирования «вверх»
CD	Бит включения интегрирования «вниз»
CF	Бит включения задатчика
S	Бит включения балансировки
<b>Выходы</b>	
Y	Текущее значение на выходе задатчика, инициализируется 0
YA	Приращение <b>Y</b> за таймерный цикл, инициализируется 0
QE	Бит индикации достижения <b>x</b> , инициализируется 0
QU	Бит индикации достижения <b>LU</b> , инициализируется 0
QL	Бит индикации достижения <b>LL</b> , инициализируется 0

При установленном бите **CF** производится достижение заданного значения **x** путем интегрирования «вверх» или «вниз» с заданным темпом (параметры **TU** или **TD**, соответственно), если текущее значение выхода **Y** меньше **x** или больше, соответственно. В случае если **CF = 0**, можно производить интегрирование от **LL** до **LU** или от **LU** до **LL** с заданным темпом (**TU** или **TD**), устанавливая биты **CU** или **CD**. Установка бита **S** позволяет остановить интегратор и получить на выходе значение равное входу **SV**.

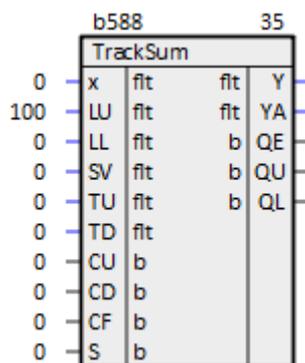


Рисунок 1.19 – Интегрирующий задатчик (TrackSum)

### 1.1.16 Идеальное/реальное дифференцирующее звено (Deriv\_new)

Блок *Deriv\_new* представляет собой идеальное или реальное дифференцирующее звено, в зависимости от величины  $T_a$ . Раздел библиотеки: *Регуляторы*.

Таблица 1.16 – Назначение входов и выходов Deriv\_new

Элемент	Описание
<b>Входы</b>	
x	Входная величина
Kd	Коэффициент усиления
Ta	Постоянная времени дифференцирования в секундах
<b>Выходы</b>	
D	Выходная величина, инициализируется 0

При  $T_a > 2,5$  значения таймерного цикла блок работает как реальное дифференцирующее звено с передаточной функцией:

$$G(s) = Kd \cdot s / (Ta \cdot s + 1)$$

При  $T_a \leq 2,5$  значения таймерного цикла блок работает близко к идеальному дифференцирующему звену с передаточной функцией:

$$G(s) = Kd \cdot s$$



Рисунок 1.20 – Идеальное/реальное дифференцирующее звено (Deriv\_new)

### 1.1.17 Ограничитель ресурсов управления сервоприводом (LimUpr)

Блок *LimUpr* является ограничителем ресурсов управления, вычисляющим допустимый диапазон приращений сигнала управления сервоприводом с учетом ограничений на положение и скорость перемещения последнего. Раздел библиотеки: *Регуляторы*.

Таблица 1.17 – Назначение входов и выходов LimUpr

Элемент	Описание
<b>Входы</b>	
H	Верхнее ограничение положения сервопривода в относительных единицах
Int	Текущее задание управления сервоприводом в относительных единицах
L	Нижнее ограничение положения сервопривода в относительных единицах
Srv	Текущее положение сервопривода в относительных единицах
R	Допустимое рассогласование текущего задания и текущего положения сервопривода в относительных единицах
Ts	Минимальное время перекладки сервопривода в секундах

## Продолжение таблицы 1.17

Элемент	Описание
<b>Выходы</b>	
O_r	Ресурс управления на открытие
C_r	Ресурс управления на закрытие
O_u	Признак выхода сервопривода на верхнее ограничение
C_u	Признак выхода сервопривода на нижнее ограничение

Расчет состоит из последовательности операций сравнения и присваивания (по результатам сравнения) и выполняется с учетом следующих приоритетов:

- скорость изменения задание управления ограничивается **Ts**,
- верхнее ограничение **H** имеет приоритет над нижним **L**,
- допустимое рассогласование ограничивается **R**.

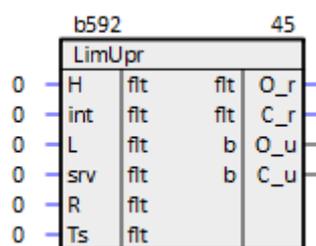


Рисунок 1.21 – Ограничитель ресурсов управления сервоприводом (LimUpr)

## 1.1.18 Выбор режима (Mode)

Блок **Mode** осуществляет переключение режимов. Раздел библиотеки: **Регуляторы**.

Таблица 1.18 – Назначение входов и выходов Mode

Элемент	Описание
<b>Входы</b>	
EN	Разрешение на работу блока
I	Управляющий бит (циклический)
<b>Выходы</b>	
QC	Сигнализация о смене режима
Q	Выходной бит (циклический)

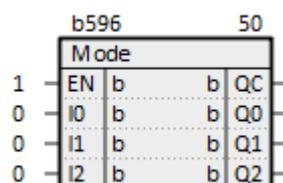


Рисунок 1.22 – Выбор режима (Mode)

## 1.1.19 Интегральный формирователь (IforP)

Блок **IforP** является нелинейным интегральным формирователем приращений, обрабатывающим допустимую величину приращения выходного сигнала. Раздел библиотеки: **Регуляторы**.

Таблица 1.19 – Назначение входов и выходов IforP

Элемент	Описание
<b>Входы</b>	
inp	Вход формирователя
Ti	Постоянная времени интегрирования в секундах
min	Текущий ресурс на уменьшение

## Продолжение таблицы 1.19

Элемент	Описание
max	Текущий ресурс на увеличение
<b>Выходы</b>	
I	Значение приращения выхода, инициализируется 0
min	Остаточный ресурс на уменьшение, инициализируется 0
max	Остаточный ресурс на увеличение, инициализируется 0

Алгоритм:

$$I_i = \text{inp}_i \cdot t_0 / T_i;$$

если  $I_i > \text{max} \rightarrow I_i = \text{max}$ ,  
 если  $I_i < \text{min} \rightarrow I_i = \text{min}$ ,  
 $\text{min}_i = \text{min} - I_i$ ,  
 $\text{max}_i = \text{max} - I_i$

Передаточная функция  $\text{inp} \rightarrow I$ :

$$G(s) = 1 / (T_i \cdot s)$$

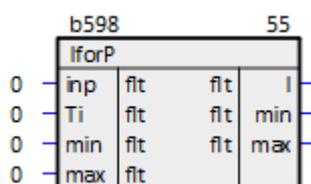


Рисунок 1.23 – Интегральный формирователь (IforP)

## 1.1.20 ПД-формирователь (fPDT)

Блок *fPDT* является модификацией блока [Апериодическое звено](#). Раздел библиотеки: *Регуляторы*.

Таблица 1.20 – Назначение входов и выходов fPDT

Элемент	Описание
<b>Входы</b>	
inp	Вход формирователя
Tf	Постоянная времени фильтра в секундах
Tv	Постоянная времени дифференцирования в секундах
bal	Разрешение режима балансировки
<b>Выходы</b>	
out	Значение пропорциональной составляющей, инициализируется <b>inp</b>
dif	Значение дифференциальной составляющей, инициализируется 0

Алгоритм:

$$\text{bal} = 0: \text{out}_i = \text{out}_{(i-1)} + (\text{inp}_i - \text{out}_{(i-1)}) \cdot (1 - \exp(-t/T_f)),$$

$$\text{dif}_i = (\text{inp}_i - \text{out}_{(i-1)}) \cdot T_v / T_f;$$

$$\text{bal} = 1: \text{out}_i = \text{inp}_i;$$

$$\text{dif}_i = 0$$

Передаточные функции:

$$\text{inp} \rightarrow \text{out}: G(s) = 1 / (T_f \cdot s + 1);$$

$$\text{inp} \rightarrow \text{dif}: G(s) = T_v \cdot s / (T_f \cdot s + 1)$$

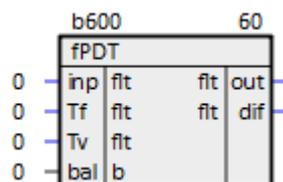


Рисунок 1.24 – ПД-формирователь (fPDT)

### 1.1.21 Импульсный регулятор (DCtrl)

Блок *DCtrl* реализует ПД-регулятор с импульсными выходными сигналами. Раздел библиотеки: *Регуляторы*.

Таблица 1.21 – Назначение входов и выходов DCtrl

Элемент	Описание
<b>Входы</b>	
inp	Рассогласование на входе в регулятор
dz	Мертвая зона обработки рассогласования
Kp	Коэффициент усиления пропорциональной составляющей ПД-регулятора
Kd	Коэффициент усиления дифференциальной составляющей ПД-регулятора
Td	Постоянная времени регулятора (реального дифференциатора)
H	Регулируемая величина на верхнем ограничении
L	Регулируемая величина на нижнем ограничении
Vlim	Регулируемая величина
maxV	Верхнее ограничение регулируемой величины
minV	Нижнее ограничение регулируемой величины
Kv	Коэффициент усиления ограничительного регулятора
dl	Гистерезис ограничения
T	Время периода одного импульса
tmin	Минимальное время выходного импульса
Smax	Максимальная скважность выходного импульса
Enbl	Разрешение работы блока
her	Рассогласование, считающееся ошибкой после переходного процесса
Ter	Постоянная времени апериодического процесса накопления ошибки
Rer	Сброс ошибки
<b>Выходы</b>	
Up	Импульсы на увеличение регулируемой величины
Dw	Импульсы на уменьшение регулируемой величины
PrY	Пропорциональная составляющая выходного сигнала регулятора
DfY	Дифференциальная составляющая выходного сигнала регулятора
LmU	Регулируемая величина на верхнем ограничении
LmD	Регулируемая величина на нижнем ограничении
Err	Ошибка регулирования (неотработка)

При наличии сигнала на входе **Enbl**, вычисления внутри блока не производятся (за исключением вычисления суммарной накопленной ошибки **Serr**), **LmU**, **LmD** сбрасываются в **0**. **Err** выставляется, если накопленная ошибка **Serr** (внутренняя переменная) становится больше, чем **her**. **Serr** накапливается по апериодическому закону с постоянной времени **Ter**. Если регулируемая величина находится на верхнем или нижнем ограничении (**LmU**, **LmD**), то **Serr** не накапливается. При поступлении сигнала **Rer**, **Err** и **Serr** сбрасываются в **0**.

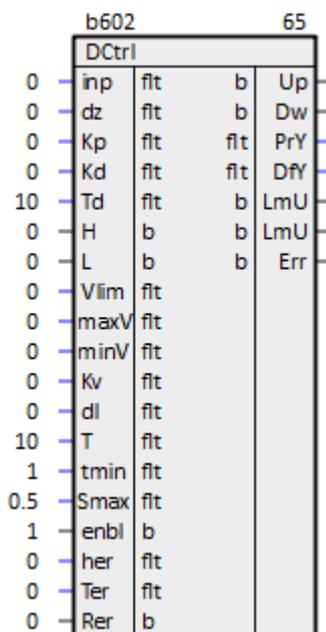


Рисунок 1.25 – Импульсный регулятор (DCtrl)

### 1.1.22 ПИ-регулятор (PIC)

Блок *PIC* реализует ПИ-регулятор. Раздел библиотеки: *Регуляторы*.

Для адекватной работы блока, необходимо размещать его только в *Таймере*.

Таблица 1.22 – Назначение входов и выходов PIC

Элемент	Описание
<b>Входы</b>	
SP	Внешнее корректирующее значение в %
ERR	Рассогласование регулируемой величины с заданием в %
MAX	Максимальное значение на выходе Y в %
MIN	Минимальное значение на выходе Y в %
SV	Балансировочное значение выхода
SET	Бит включения балансировки
KP	Коэффициент пропорциональности ПИ-регулятора
TI	Постоянная времени интегратора в секундах
KSP	Коэффициент усиления в ветви SP
HIN	Бит остановки интегратора
<b>Выходы</b>	
Y	Выходное значение регулятора, инициализируется 0
YI	Выходное значение с интегратора регулятора, инициализируется 0
QU	Бит индикации достижения MAX, инициализируется 0
QL	Бит индикации достижения MIN, инициализируется 0

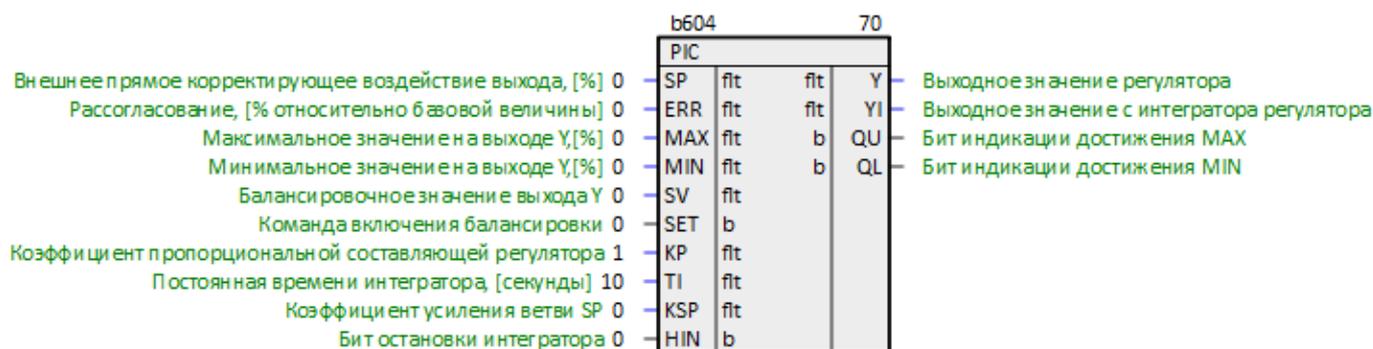


Рисунок 1.26 – ПИ-регулятор (PIC)

### 1.1.23 ПИД-регулятор (PID)

Блок *PID* реализует ПИД-регулятор. Раздел библиотеки: *Регуляторы*.

Для адекватной работы блока, необходимо размещать его только в *Таймере*.

Таблица 1.23 – Назначение входов и выходов PID

Элемент	Описание
<b>Входы</b>	
E	Разрешение на работу блока (в выключенном состоянии на выход блока подается значение, заданное на входе <b>Poff</b> )
Pv	Текущее значение регулируемой величины
Sp	Заданное значение регулируемой величины
Rr	Режим работы регулятора: <b>0</b> – нагреватель; <b>1</b> – холодильник
Poff	Выходная мощность в выключенном состоянии: <b>0...100 %</b> , по умолчанию <b>20</b>
d	Дельта ошибки. Если $ Sp - Pv  > d$ , то блок продолжает расчет коэффициентов, по умолчанию <b>0</b>
hys	Гистерезис. Если $ Sp - Pv  < hys$ , то блок передает на выход прошлую рассчитанную мощность, должен быть меньше или равен дельте ошибки <b>d</b> , по умолчанию <b>0</b>
Kp	Пропорциональный коэффициент, с которым работает ПИД-регулятор, по умолчанию <b>2</b>
Ki	Интегральный коэффициент, с которым работает ПИД-регулятор, по умолчанию <b>0,01</b>
Kd	Дифференциальный коэффициент, с которым работает ПИД-регулятор, по умолчанию <b>0,01</b>
Min	Минимальная мощность, нижнее ограничение выдаваемой мощности: <b>0...100 %</b> , по умолчанию <b>20</b>
Max	Максимальная мощность, верхнее ограничение выдаваемой мощности: <b>0...100 %</b> , по умолчанию <b>80</b>
<b>Выходы</b>	
out	Выходная мощность, <b>0...100 %</b> . При выключенном блоке ( <b>E = 0</b> ) на выход подается значение <b>Poff</b>
st	Статус ошибок: <b>0</b> – нормальная работа; <b>1</b> – выходная мощность в выключенном состоянии не в допуске; <b>2</b> – пропорциональный коэффициент не в допуске; <b>3</b> – значения <b>Min</b> и/или <b>Max</b> не в допуске и/или значение <b>Min</b> больше значения <b>Max</b>
P	Пропорциональная составляющая
I	Интегральная составляющая
D	Дифференциальная составляющая

Для настройки регулятора нужно варьировать коэффициенты:

- при увеличении **Kp** увеличивается скорость выхода на установленное значение, увеличивается управляющий сигнал. Чисто математически система не может прийти ровно к заданному значению,

так как при приближении к уставке **Sp** составляющая пропорционально уменьшается. При дальнейшем увеличении **Kp** реальная система теряет устойчивость и начинаются колебания;

- при увеличении **Ki** растет скорость компенсации накопившейся ошибки, что позволяет вывести систему точно к заданному значению с течением времени. Если система медленная, а **Ki** слишком большой – интегральная сумма сильно вырастет и произойдет перерегулирование, которое может иметь характер незатухающих колебаний с большим периодом. Поэтому интегральную сумму в алгоритме регулятора часто ограничивают, чтобы она не могла увеличиваться и уменьшаться до бесконечности;
- при увеличении **Kd** растет стабильность системы, она не дает системе меняться слишком быстро. В то же время **Kd** может стать причиной неадекватного поведения системы и постоянных скачков управляющего сигнала, если значение с датчика «шумит».

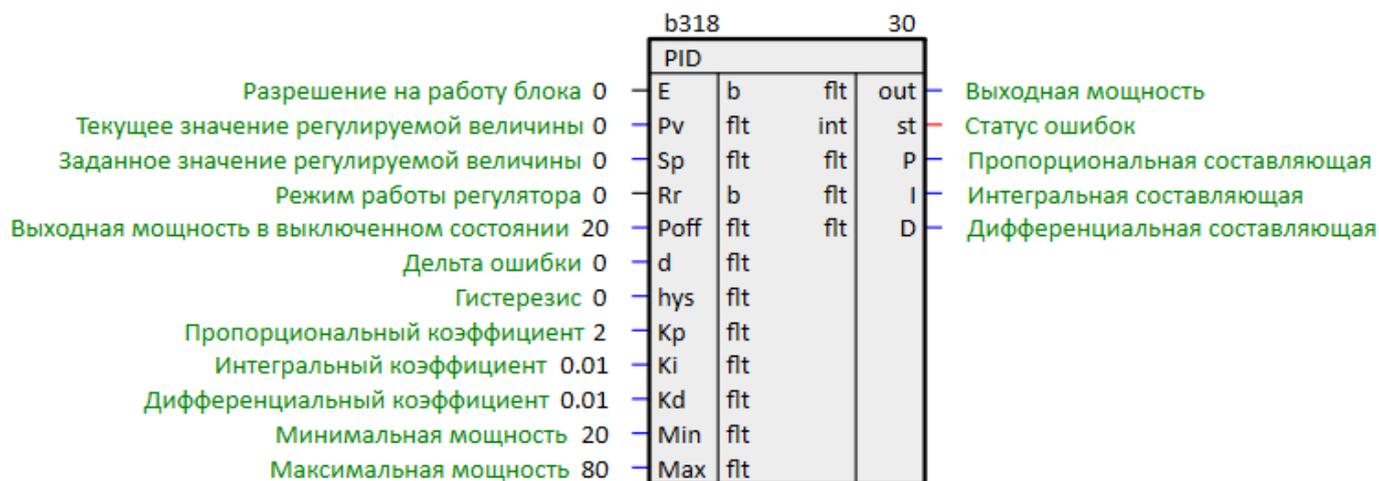


Рисунок 1.27 – ПИД-регулятор (PID)

### 1.1.24 Импульсный ПИ-регулятор (IPIC)

Блок **IPIC** реализует импульсный ПИ-регулятор. Применяется с интегрирующими исполнительными механизмами и служит для управления техническими процессами с помощью двоичных управляющих сигналов «больше-меньше». Раздел библиотеки: **Регуляторы**.

Для адекватной работы блока, необходимо размещать его только в **Таймере**.

Таблица 1.24 – Назначение входов и выходов IPIC

Элемент	Описание
<b>Входы</b>	
Enbl	Бит разрешения работы блока
COM_RST	Бит сброса и перезагрузки регулятора
H	Сигнал верхнего ограничения управляемого исполнительного элемента
L	Сигнал нижнего ограничения управляемого исполнительного элемента
LMNRS_ON	Разрешение имитации датчика положения управляемого исполнительного элемента
LMNRSVAL	Начальное значение имитируемого положения в %
LMNS_ON	Разрешение действия внешних команд «больше-меньше»
LMNUP	Внешний сигнал управления «больше»
LMNDN	Внешний сигнал управления «меньше»
inr	Рассогласование регулируемой величины в % от базового значения
Dband	Ширина зоны нечувствительности в % от базового значения
KP	Коэффициент пропорциональной составляющей
TI	Постоянная времени интегральной составляющей в секундах
PULSE_TM	Минимальная длительность импульса управления в секундах
BREAK_TM	Минимальная длительность паузы в секундах
MTR_TM	Время полного хода привода между крайними положениями в секундах

## Продолжение таблицы 1.24

Элемент	Описание
DISV	Вход дополнительного внешнего возмущающего воздействия: <b>-100,0...100,0 %</b>
SV_YI	Значение балансировки интегральной составляющей в %
SET	Команда балансировки интегральной составляющей
Выходы	
UP	Импульсы на открытие управляемого элемента, инициализируется <b>0</b>
DN	Импульсы на закрытие управляемого элемента, инициализируется <b>0</b>
PrY	Значение пропорциональной составляющей выходного сигнала регулятора в %, инициализируется <b>0</b>
YI	Значение интегральной составляющей выходного сигнала регулятора в %, инициализируется <b>0</b>
OPEN	Бит индикации достижения открытого положения управляемого элемента, инициализируется <b>0</b>
CLOSE	Бит индикации достижения закрытого положения управляемого элемента, инициализируется <b>0</b>
Err_V	Значение ошибки регулирования с учетом зоны нечувствительности в %, инициализируется <b>0</b>
LMNR_SIM	Имитированное значение обратной связи по положению арматуры в %
Q_dInteg	Приращение интегратора за цикл в %
Q_TI	Фактическое значение постоянной интегрирования в секундах
Q_dThrStIn	Значение на входе трех-порогового элемента в %
Q_sThrOn	Порог включения в %
Q_rThrOff	Порог отключения в %
Q_stImpDauer	Обратный отсчет минимальной длительности импульса в секундах
Q_stPausDauer	Обратный отсчет минимальной длительности паузы в секундах

		b606			75		
		IPIC					
Разрешение работы блока	1	Enbl	b	b	UP	Импульсы на открытие арматуры	
Общий сброс	0	COM_RST	b	b	DN	Импульсы на закрытие арматуры	
Верхний сигнальный концевик исполнительного механизма(привода)	0	H	b	flt	PrY	Пропорциональная составляющая выходного сигнала регулятора, %	
Нижний сигнальный концевик исполнительного механизма(привода)	0	L	b	flt	YI	Интегральная составляющая выходного сигнала регулятора, %	
Разрешение имитации датчика положения арматуры	0	LMNRS_ON	b	b	OPEN	Открытое положение арматуры	
Начальное значение имитируемого положения	0	LMNRSVAL	flt	b	CLOSE	Закрытое положение арматуры	
Разрешение внешних команд "БОЛЬШЕ", "МЕНЬШЕ"	0	LMNS_ON	b	flt	Err_V	Ошибка регулирования с учётом зоны нечувствительности, %	
Внешний сигнал управления "БОЛЬШЕ"	0	LMNUP	b	flt	LMNR_SIM	Имитированное значение обратной связи по положению арматуры, %	
Внешний сигнал управления "МЕНЬШЕ"	0	LMNDN	b	flt	Q_dInteg	Приращение интегратора на цикле, %	
Рассогласование регулируемой величины (% от базового значения)	0	inp	flt	flt	Q_TI	Фактическое значение постоянной интегрирования, сек	
Ширина зоны нечувствительности (% от базового значения)	0.01	Dband	flt	flt	Q_dThrStIn	Вход трёх-порогового элемента, %	
Коэффициент пропорциональной составляющей	1	KP	flt	flt	Q_sThrOn	Порог включения, %	
Время интегрирования (постоянная времени), секунды	30	TI	flt	flt	Q_rThrOff	Порог отключения, %	
Минимальное время импульса, секунды	0.2	PULSE_TM	flt	flt	Q_stImpDauer	Длительность импульса, сек	
Минимальное время паузы, секунды	3.0	BREAK_TM	flt	flt	Q_stPausDauer	Длительность паузы, сек	
Время полного хода привода, секунды	63.0	MTR_TM	flt				
Возмущающее воздействие или feed forward -100.0...100.0(%)	0	DISV	flt				
Значение балансировки	0	SV_YI	flt				
Команда балансировки	0	SET	b				

Рисунок 1.28 – Импульсный ПИ-регулятор (IPIC)

## 1.1.25 Импульсный ПД-регулятор с балансировкой (IPDC)

Блок *IPDC* реализует ПД-регулятор с импульсными выходными сигналами, формируемыми генератором ШИМ. Раздел библиотеки: *Регуляторы*.

Для адекватной работы блока, необходимо размещать его только в *Таймере*.

Таблица 1.25 – Назначение входов и выходов IPDC

Элемент	Описание
Входы	
inp	Рассогласование на входе в регулятор в % от базовой величины

Продолжение таблицы 1.25

Элемент	Описание
dz	Мертвая зона обработки рассогласования в % от базовой величины
Kp	Коэффициент усиления пропорциональной составляющей ПД-регулятора
Kd	Коэффициент усиления дифференциальной составляющей ПД-регулятора
Ta	Постоянная времени апериодического звена реального дифференциатора в секундах
H	Регулируемая величина на верхнем ограничении
L	Регулируемая величина на нижнем ограничении
Vlim	Регулируемая величина
maxV	Верхнее ограничение регулируемой величины
minV	Нижнее ограничение регулируемой величины
Kv	Коэффициент усиления ограничительного П-регулятора
dl	Гистерезис ограничения
T	Время периода одного импульса ШИМ в секундах
tmin	Минимальное время выходного импульса в секундах
Smax	Максимальная скважность выходного импульса от $t_{min}/T$ до 1
Enbl	Разрешение работы блока
her	Рассогласование, считающееся ошибкой после переходного процесса
Ter	Постоянная времени апериодического процесса накопления ошибки
Rer	Сброс накопления ошибки
SV	Значение балансировки апериодического звена реального дифференциатора
SET	Команда балансировки
Выходы	
Up	Импульсы на увеличение регулируемой величины
Dw	Импульсы на уменьшение регулируемой величины
PrY	Пропорциональная составляющая выходного сигнала регулятора
DfY	Дифференциальная составляющая выходного сигнала регулятора
AperY	Выходной сигнал апериодического звена реального дифференциатора
LmH	Регулируемая величина на верхнем ограничении
LmL	Регулируемая величина на нижнем ограничении
LmU	Сработал ограничительный регулятор на повышение
LmD	Сработал ограничительный регулятор на понижение
Err	Наличие ошибки регулирования (неотработки)

При наличии на входе регулятора значения рассогласования вне заданной мертвой зоны производится расчет выходного сигнала регулятора в виде суммы пропорциональной и дифференциальной составляющих. Далее выходной сигнал регулятора подается на вход ШИМ-генератора, который преобразует данный сигнал в сигналы управления «больше-меньше» с длительностью в пределах заданного периода ШИМ.

При отсутствии сигнала на входе **Enbl**, вычисления внутри блока не производятся (за исключением вычисления суммарной накопленной ошибки **Serr**), **LmU**, **LmD** сбрасываются в 0. **Err** выставляется, если накопленная ошибка **Serr** (внутренняя переменная) становится больше, чем **her**. **Serr** накапливается по апериодическому закону с постоянной времени **Ter**. Если регулируемая величина находится на верхнем или нижнем ограничении (**LmU**, **LmD**), то **Serr** не накапливается. При поступлении сигнала **Rer**, **Err** и **Serr** сбрасываются в 0.

		b607			75		
		IPDC					
Рассогласование на входе регулятора (в % от базовой величины)	0	inp	flt	b	Up		Импульсы на увеличение регулируемой величины
Мёртвая зона обработки рассогласования (в % от базовой величины)	0	dz	flt	b	Dw		Импульсы на уменьшение регулируемой величины
Кoeffициeнт усиления пропорциональной составляющей	1	Kp	flt	flt	PrY		Пропорциональная составляющая выходного сигнала регулятора, [о.е.]
Кoeffициeнт усиления дифференциальной составляющей	0.01	Kd	flt	flt	DfY		Дифференциальная составляющая выходного сигнала регулятора, [о.е.]
Постоянная времени аperiodического звена реального дифференциатора, секунды	10	Ta	flt	flt	AperY		Выходной сигнал аperiodического звена реального дифференциатора
Логический сигнал "регулируемая величина на верхнем ограничении"	0	H	b	b	LmH		Внешнее верхнее ограничение
Логический сигнал "регулируемая величина на нижнем ограничении"	0	L	b	b	LmL		Внешнее нижнее ограничение
Регулируемая величина	0	Vlim	flt	b	LmU		Сработал ограничительный регулятор на повышение
Верхнее ограничение регулируемой величины	0	maxV	flt	b	LmD		Сработал ограничительный регулятор на понижение
Нижнее ограничение регулируемой величины	0	minV	flt	b	Err		Наличие ошибки регулирования (неотработки)
Кoeffициeнт усиления ограничительного П-регулятора	0	Kv	flt				
Значение гистерезиса отключения действия ограничения, [размерность Vlim]	0	dl	flt				
Длительность периода ШИМ, секунды	10	T	flt				
Минимальное время выходного импульса, секунды	0.2	tmin	flt				
Максимальная скважность выходного импульса, [tmin/T...1,0]	1.0	Smak	flt				
Разрешение работы блока	1	enbl	b				
Рассогласование, считающееся ошибкой после переходного процесса	0	her	flt				
Постоянная времени аperiodического процесса накопления ошибки, сек	0	Ter	flt				
Команда сброса ошибки накопления ошибки	0	Rer	b				
Значение балансировки аperiodического звена реального дифференциатора	0	SV	flt				
Команда балансировки	0	SET	b				

Рисунок 1.29 – Импульсный ПД-регулятор с балансировкой (IPDC)

### 1.1.26 Интегрирующий задатчик (TrackRamp)

Блок *TrackRamp* представляет собой интегрирующий задатчик. Раздел библиотеки: *Регуляторы*.

Для адекватной работы данного блока, необходимо размещать его только в *Таймере*.

Таблица 1.26 – Назначение входов и выходов TrackRamp

Элемент	Описание
<b>Входы</b>	
X	Заданное значение
LU	Верхний предел интегрирования
LL	Нижний предел интегрирования
SV	Балансировочное значение выхода
RU	Темп интегрирования от LL до LU, параметр/секунда
RD	Темп интегрирования от LU до LL, параметр/секунда
CU	Бит включения интегрирования «вверх»
CD	Бит включения интегрирования «вниз»
CF	Бит включения задатчика
S	Бит включения балансировки
<b>Выходы</b>	
Y	Текущее значение на выходе задатчика, инициализируется 0
YA	Приращение Y за таймерный цикл, инициализируется 0
QE	Бит индикации достижения x, инициализируется 0
QU	Бит индикации достижения LU, инициализируется 0
QL	Бит индикации достижения LL, инициализируется 0

При установленном бите **CF** производится достижение заданного значения **x** путем интегрирования «вверх» или «вниз» с заданным темпом (параметры **RU** или **RD**, соответственно), если текущее значение выхода **Y** меньше **x** или больше, соответственно. В случае если **CF = 0**, можно производить интегрирование от **LL** до **LU** или от **LU** до **LL** с заданным темпом (**RU** или **RD**), устанавливая биты **CU** или **CD**. Установка бита **S** позволяет остановить интегратор и получить на выходе значение равное входу **SV**.

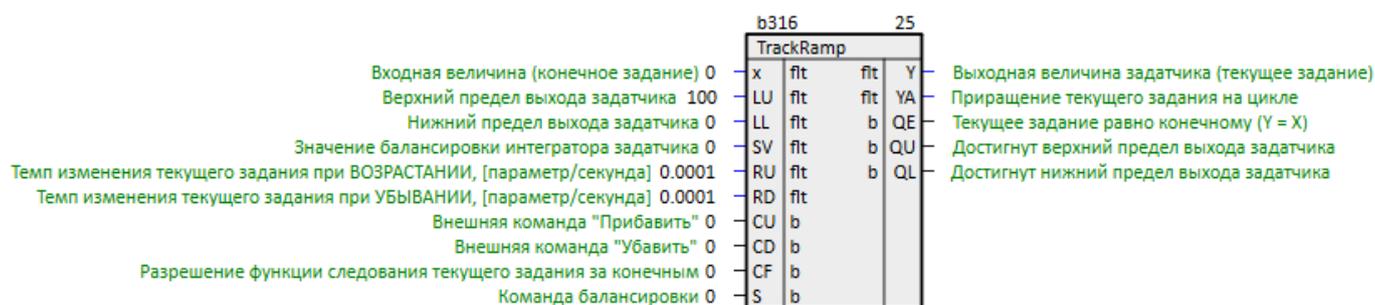


Рисунок 1.30 – Интегрирующий задатчик (TrackRamp)

### 1.1.27 Идеальное/реальное дифференцирующее звено с балансировкой (rDIF)

Блок **rDIF** представляет собой реальное или идеальное дифференцирующее звено, в зависимости от величины **Ta**. Раздел библиотеки: **Регуляторы**.

Для адекватной работы блока, необходимо размещать его только в **Таймере**.

Таблица 1.27 – Назначение входов и выходов rDIF

Элемент	Описание
<b>Входы</b>	
x	Входная величина
Kd	Коэффициент усиления по производной
Ta	Постоянная времени аperiodического звена в секундах
Bal	Бит балансировки аperiodического звена
<b>Выходы</b>	
Y_diff	Выходной сигнал производной в X/сек
Y_aper	Выходной сигнал аperiodического звена

При **Ta > 2,5** значения таймерного цикла блок работает как реальное дифференцирующее звено с передаточными функциями:

$$x \rightarrow Y\_diff: Kd \cdot s / (Ta \cdot s + 1),$$

$$x \rightarrow Y\_aper: 1 / (Ta \cdot s + 1)$$

При **Ta ≤ 2,5** значения таймерного цикла блок работает близко к идеальному дифференцирующему звену с передаточной функцией:

$$G(s) = Kd \cdot s$$

При подаче активного логического сигнала на вход **Bal**, выход аperiodического звена **Y\_aper** балансируется значением входного сигнала **X**.

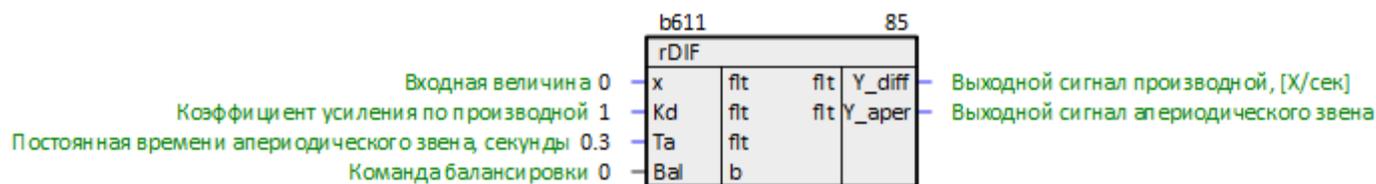


Рисунок 1.31 – Идеальное/реальное дифференцирующее звено с балансировкой (rDIF)

### 1.1.28 Многорежимный генератор импульсов с балансировкой (AdvPulseB)

Блок **AdvPulseB** представляет собой таймер с несколькими режимами работы. Раздел библиотеки: **Регуляторы**.

Для адекватной работы блока, необходимо размещать его только в **Таймере**.

Таблица 1.28 – Назначение входов и выходов AdvPulseB

Элемент	Описание
<b>Входы</b>	
X	Входной сигнал
T	Временная задержка в секундах (должно быть кратным таймерному циклу)

## Продолжение таблицы 1.28

Элемент	Описание
mod	Номер режима работы
S_RT	Значение балансировки оставшейся длительности импульса в секундах
bal	Бит балансировки
<b>Выходы</b>	
q	Выходной сигнал, инициализируется 0
Rem_T	Оставшееся значение длительности импульса в секундах (счетчик обратного отсчета)

Если **Mod = 0** по фронту **x** выставляется **q = 1** на период **T**. При пропадании **T**, выход сбрасывается в **0**.

Если **Mod = 1** (или любое другое значение кроме **0** и **2**) по фронту **x** выставляется **q = 1** на период **T**. Спад **x** не влияет на состояние выхода. Повторное появление фронта **x** пока **q = 1** не влияет на отсчет времени задержки.

Если **Mod = 2** по фронту **x** выставляется **q = 1** на период **T**. Спад **x** не влияет на состояние выхода. Повторное появление фронта **x** пока **q = 1** перезапускает отсчет времени задержки.

При подаче на вход **bal** активного логического сигнала выход **q** балансируется значением на входного сигнала **x**, а значение счетчика обратного отсчета длительности импульса балансируется значением на входе **S\_RT**.

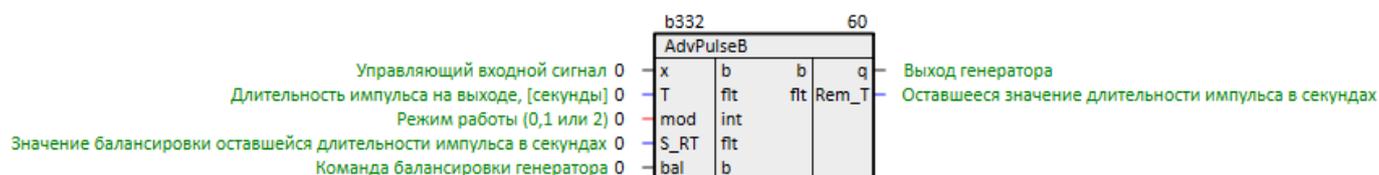


Рисунок 1.32 – Многорежимный генератор импульсов с балансировкой (AdvPulseB)

## 1.2 Обработка сигналов

### 1.2.1 Фильтр Баттерворта 3-го порядка (fBatt)

Блок **fBatt** является колебательным звеном третьего порядка с постоянной времени **Ti**. Раздел библиотеки: **Обработка сигналов**.

Для адекватной работы фильтра необходимо размещать данный блок в **Таймере**.

Таблица 1.29 – Назначение входов и выходов fBatt

Элемент	Описание
<b>Входы</b>	
inp	Вход фильтра
Ti	Постоянная времени фильтра в секундах
bal	Разрешение режима балансировки
<b>Выходы</b>	
o3	Значение выхода фильтра Баттерворта 3-го порядка, инициализируется <b>inp</b>
out	Значение выхода апериодического звена первого порядка, инициализируется <b>inp</b>

Алгоритм:

bal = 0:  $out_i = out_{(i-1)} + (inp_i - out_{(i-1)}) \cdot (1 - \exp(-t/Ti));$   
 bal = 1:  $out_i = out3_i = inp_i$

Передающая функция **inp** → **out**:

$$G(s) = 1 / (Tf \cdot s + 1)$$

Передающая функция **inp** → **o3**:

$$G(s) = (Tf \cdot s + 1) / (Tf^2 \cdot s^2 + \sqrt{2} \cdot Tf \cdot s + 1)$$

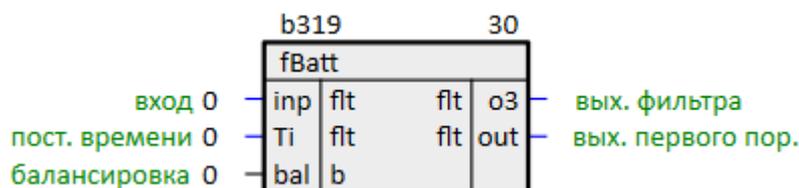


Рисунок 1.33 – Фильтр Баттерворта 3-го порядка (fBatt)

## 1.2.2 Преобразование int-аналоговый вход во float с масштабированием (Sensor)

Блок **Sensor** осуществляет масштабирование входного сигнала **I** из интервала **[minx... maxx]** в интервал **[miny... maxy]** и фильтрацию сигнала с помощью Фильтра Баттерворта 3-го порядка с постоянной времени **T**. Раздел библиотеки: **Обработка сигналов**.

Таблица 1.30 – Назначение входов и выходов Sensor

Элемент	Описание
<b>Входы</b>	
I	Сигнал от датчика
err	Не используется
Terr	Не используется
minx	Минимум входа
maxx	Максимум входа
miny	Минимум
maxy	Максимум
minr	Минимальный достоверный
maxr	Максимальный достоверный
T	Постоянная времени
bal	Балансировка
simv	Значение симуляции
simi	Симуляция
<b>Выходы</b>	
val	Текущее значение сумматора, инициализируется <b>upr</b>
err	Не используется
uf	Сигнал – значение больше <b>maxr</b>
if	Сигнал – значение меньше <b>minr</b>
simo	Режим симуляции
vals	Текущее значение после масштабирования

В блоке предусмотрен режим симуляции (включен при **simi = 1**), при котором значение **simv** передается на выход **val** без обработки.

Значение **val**, полученное после обработки и симуляции, проверяется на соответствие интервалу достоверности **[minr...maxr]**. Если **val < minr**, **lf = 1**. Если **val > maxr**, **uf = 1**.

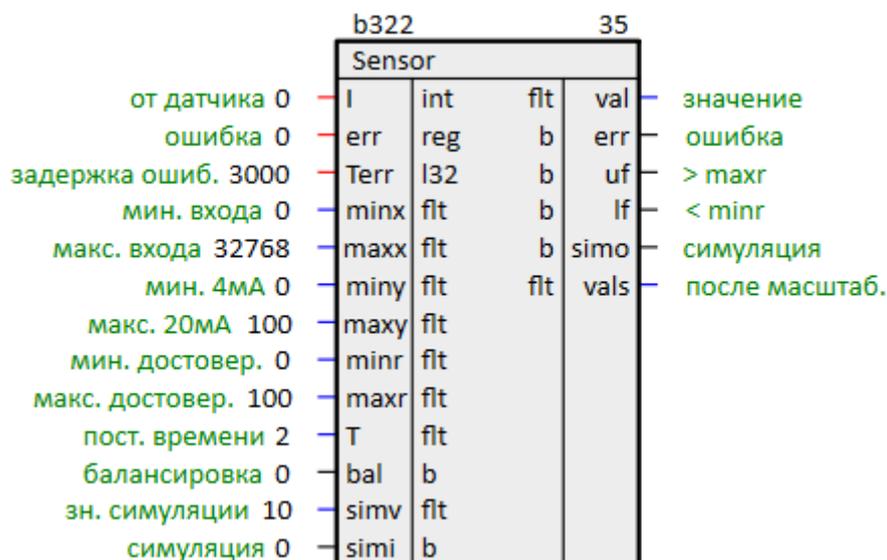


Рисунок 1.34 – Преобразование int-аналоговый вход во float с масштабированием (Sensor)

### 1.2.3 Преобразование 4...20 мА в реальные единицы измерения (asensor)

Блок **asensor** используется для обработки сигнала 4...20 мА. Блок масштабирует входной ток в реальные единицы измерения, формирует предупредительные и аварийные сигналы при выходе смасштабированного сигнала за диапазон. Раздел библиотеки: **Обработка сигналов**.

Таблица 1.31 – Назначение входов и выходов asensor

Элемент	Описание
<b>Входы</b>	
val	Входное значение в мА
Tf	Постоянная времени фильтра в секундах
max	Калибровка при 20 мА (значение <b>out</b> при <b>val = 20 мА</b> )
min	Калибровка при 4 мА (значение <b>out</b> при <b>val = 4 мА</b> )
hist	Гистерезис для формирования уставок <b>hi</b> , <b>lo</b> и т. д.
hi	Уставка высокого уровня срабатывания
hihi	Уставка аварийно-высокого уровня срабатывания
lo	Уставка низкого уровня срабатывания
lolo	Уставка аварийно-низкого уровня срабатывания
dtAI	Время срабатывания <b>hi</b> , <b>lo</b> , <b>err</b> , мс
dtTr	Время срабатывания <b>hihi</b> , <b>lolo</b> , <b>err</b> , мс
err	Ошибка измерения
link	Не используется
init	Инициализация
<b>Выходы</b>	
I	Трансляция входа <b>val</b>
ouF	Откалиброванное значение по <b>min...max</b>
eri	Трансляция входа <b>err</b>
Thi	Сигнал достижения уставки <b>hi</b> после задержки <b>dtAI</b>
Tahi	Сигнал достижения уставки <b>hihi</b> после задержки <b>dtTr</b>
Tlo	Сигнал достижения уставки <b>lo</b> после задержки <b>dtAI</b>
Talo	Сигнал достижения уставки <b>lolo</b> после задержки <b>dtTr</b>

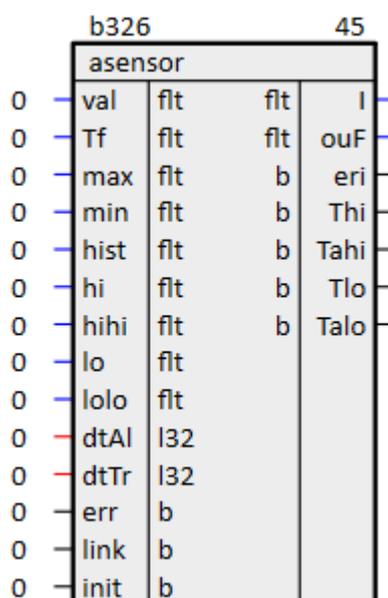


Рисунок 1.35 – Преобразователь 4...20 мА в реальные единицы измерения (asensor)

### 1.2.4 Аперидический фильтр 2-го порядка (fFlt2T)

Блок *fFlt2T* является аперидическим звеном второго порядка с постоянной времени  $T_i$ . Раздел библиотеки: **Обработка сигналов**.

Для адекватной работы фильтра необходимо размещать данный блок в **Таймере**.

Таблица 1.32 – Назначение входов и выходов fFlt2T

Элемент	Описание
<b>Входы</b>	
inp	Вход аперидического звена
Tf	Постоянная времени аперидического звена в секундах
bal	Разрешение режима балансировки
<b>Выходы</b>	
o2	Значение выхода аперидического звена второго порядка, инициализируется <b>inp</b>
out	Значение выхода аперидического звена, инициализируется <b>inp</b>

Алгоритм:

$$\text{bal} = 0: \text{out}_i = \text{out}_{(i-1)} + (\text{inp}_i - \text{out}_{(i-1)}) \cdot (1 - \exp(-t/T_f)),$$

$$\text{o2}_i = \text{o2}_{(i-1)} + (\text{out}_i - \text{o2}_{(i-1)}) \cdot (1 - \exp(-t/T_f)),$$

$$\text{bal} = 1: \text{out}_i = \text{o2}_i = \text{inp}_i$$

Передаточные функции:

$$\text{inp} \rightarrow \text{out}: G(s) = 1/(T_f \cdot s + 1);$$

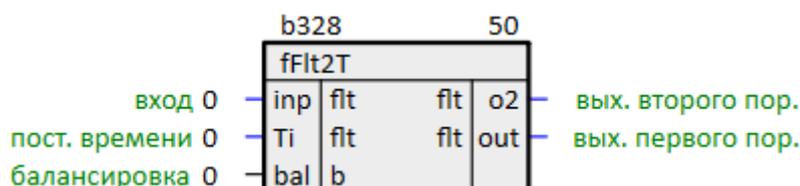
$$\text{inp} \rightarrow \text{o2}: G(s) = 1/(T_f^2 \cdot s^2 + T_f \cdot s + 1)$$


Рисунок 1.36 – Аперидический фильтр 2-го порядка (fFlt2T)

### 1.2.5 Блок компенсации запаздывания сигнала (LEADLAG)

Блок **LEADLAG** представляет собой параллельное соединение реального дифференцирующего звена и аперидического звена первого порядка. Раздел библиотеки: **Обработка сигналов**.

Для адекватной работы фильтра необходимо размещать данный блок в **Таймере**.

Таблица 1.33 – Назначение входов и выходов LEADLAG

Элемент	Описание
<b>Входы</b>	
x	Входная величина
Kd	Коэффициент усиления по производной
Ta	Постоянная времени апериодического звена в секундах
Bal	Бит балансировки апериодического звена
<b>Выходы</b>	
Y	Выходной сигнал
Y_diff	Выходной сигнал производной, x/c
Y_aper	Выходной сигнал апериодического звена

Апериодическое звено реального дифференциатора и параллельное апериодическое звено имеют одинаковые постоянные времени **Ta**.

Входная величина **x** подается на вход идеального дифференциатора с динамической задержкой равной постоянной времени сглаживания **Ta** (выход **Y\_diff**), а также на вход апериодического звена с постоянной времени сглаживания **Ta** (выход **Y\_aper**).

Выходная величина **Y\_diff** идеального дифференциатора пропорциональна скорости изменения производной **Y\_aper** помноженной на коэффициент воздействия по производной **Kd**. Выходной сигнал блока **Y** образуется сложением значений **Y\_aper** и **Y\_diff**.

При **Ta > 2,5** величины таймерного цикла блок работает с передаточными функциями:

$$x \rightarrow Y\_diff: G(s) = Kd \cdot (S) / (Ta \cdot s + 1);$$

$$x \rightarrow Y\_aper: G(s) = 1 / (1 + Ta \cdot s);$$

$$x \rightarrow Y: G(s) = Y\_aper + Y\_diff = [Kd \cdot (S) / (Ta \cdot s + 1)] + [1 / (1 + Ta \cdot s)] = (1 + Kd \cdot s) / (1 + Ta \cdot s)$$

Таким образом, достигается компенсация запаздывания изменения входного сигнала (например, с датчика) относительно его реальной величины.

При **Ta ≤ 2,5** величины таймерного цикла блок работает близко к ПД-регулятору с коэффициентом пропорциональности **kp = 1** и передаточной функцией:

$$G(s) = (1 + Kd \cdot s)$$

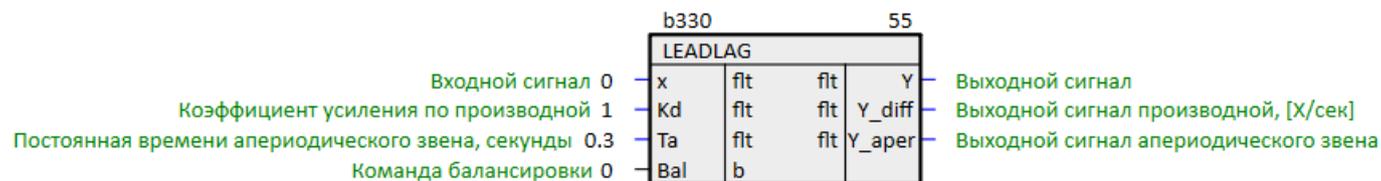


Рисунок 1.37 – Блок компенсации запаздывания сигнала (LEADLAG)



Россия, 111024, Москва, 2-я ул. Энтузиастов, д. 5, корп. 5  
тел.: +7 (495) 641-11-56, факс: (495) 728-41-45  
тех. поддержка 24/7: 8-800-775-63-83, [support@owen.ru](mailto:support@owen.ru)  
отдел продаж: [sales@owen.ru](mailto:sales@owen.ru)  
Веб-сайт ООО "ПромАвтоматика-Софт": [www.pa.ru](http://www.pa.ru)  
рег.:1-RU-135602-1.1